

CERAMIC MULTI-LAYER ELEMENT AND A METHOD FOR THE PRODUCTION THEREOF

Publication number: JP2004521510T

Publication date: 2004-07-15

Inventor:

Applicant:

Classification:

- international: H01G4/12; C03B29/00; H01C7/02; H01G4/008;
H01G4/06; H01G4/30; H01G4/40; H01G13/00;
H01G4/12; C03B29/00; H01C7/02; H01G4/008;
H01G4/06; H01G4/30; H01G4/40; H01G13/00; (IPC1-7):
H01G4/12; H01G4/30; H01G4/40; H01G13/00

- European: H01C7/02C2D; H01G4/008F

Application number: JP20020588576T 20010508

Priority number(s): WO2001DE01736 20010508

Also published as:

WO02091408 (A1)
EP1386334 (A1)
US7154736 (B2)
US2004108041 (A1)
EP1386334 (A0)
CN1507641 (A)
CN1319086C (C)

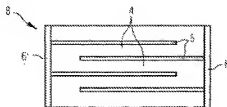
less <<

Report a data error here

Abstract not available for JP2004521510T

Abstract of corresponding document: **WO02091408**

The invention relates to a ceramic multi-layer component comprising a monolithic component body with alternating ceramic and electrode layers. The electrode layers are connected alternately to two collector electrodes attached laterally to the component. The material of the interior electrodes comprises tungsten and contains at least tungsten or a tungsten compound.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2004-521510

(P2004-521510A)

(43) 公表日 平成16年7月15日(2004.7.15)

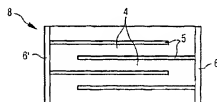
(51) Int. Cl. ⁷	F I	テーマコード (参考)
H01G 4/12	H01G 4/12 358	5E001
H01G 4/30	H01G 4/12 361	5E082
H01G 4/40	H01G 4/12 364	
H01G 13/00	H01G 4/30 301C	
	H01G 4/30 301E	
審査請求 未請求 予備審査請求 有 (全 28 頁) 最終頁に続く		

(21) 出願番号	特願2002-588576 (P2002-588576)	(71) 出願人	300002160
(86) (22) 出願日	平成13年5月8日 (2001.5.8)		エプコス アクチエンゲゼルシャフト
(85) 翻訳文提出日	平成15年11月6日 (2003.11.6)		EPCOS AG
(85) 国際出願番号	PCT/DE2001/001736		ドイツ連邦共和国 ミュンヘン ザンクト
(87) 国際公開番号	W02002/091408		ーマルティンシュトラウゼ 53
(87) 国際公開日	平成14年11月14日 (2002.11.14)	(74) 代理人	100061815
(81) 指定国	EP (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), AU, BR, CA, CN, CZ, HU, 1		弁理士 矢野 敏雄
	D, IN, JF, KR, MX, NO, RU, UA, US	(74) 代理人	100094798
			弁理士 山崎 利臣
		(74) 代理人	100099483
			弁理士 久野 琢也
		(74) 代理人	100114890
			弁理士 アインゼル・フェリックス＝ライ
			ンハルト
最終頁に続く			

(54) 【発明の名称】 セラミックの多層デバイス及びその製造方法

(57) 【要約】

モノリスのデバイスボディを備えたセラミック多層デバイスの提案され、これはデバイスボディ中でセラミック層と電極層とを交互に有している。この電極層はデバイスの側面に配置された2つのコレクタ電極と交互に結合して、その際、内部に配置された電極の材料はタングステンと有し、従って少なくともタングステン又はタングステン化合物を含有する。



【特許請求の範囲】

【請求項1】

両面に電極(5)を備えた複数のセラミック層(4)からなり、1つのモノリスのデバイスボディ(8)に結合させる積層物を有し、前記の電極層はデバイスの側面に取り付けられたコレクタ電極(6、6')と交互に接触しているセラミック多層デバイスにおいて、セラミック層がPTCセラミックを有し、かつ少なくとも内部に配置された電極(5)の材料はタングステンを有することを特徴とする、セラミック多層デバイス。

【請求項2】

少なくとも2つの内部に配置された電極層(5)を有する、請求項1記載のセラミック多層デバイス。

【請求項3】

次の工程：

セラミックグリーンシート(9)をPTCセラミックから製造する工程、

焼結可能なタングステンを含有する電極ペーストを、グリーンシート(9)の電極を設置すべき領域(2)に塗布する工程、

電極ペースト(2)を備えた第1と、第2のグリーンシートとを所望の数だけ交互に積層してシート積層物を作成する工程、

シート積層物を一緒にプレスする工程、

シート積層物を焼結してモノリスのデバイスボディ(8)にする工程を有する請求項1記載のセラミック多層デバイス(8)の製造方法。

【請求項4】

焼結を酸素含有雰囲気中で1200℃より低い温度で実施する、請求項3記載の方法。

【請求項5】

焼結を不活性ガス雰囲気中で1200℃より高い温度で実施し、引き続き酸素含有雰囲気中でより低い温度で後熱処理する、請求項3記載の方法。

【請求項6】

シート積層物を焼結の前に所望のサイズ及び形状の小さな積層物に切り分ける、請求項3から5までのいずれか1項記載の方法。

【請求項7】

電極ペースト(2)を活性領域に印刷法により塗布し、その際、少なくとも1つの不活性の印刷されていない領域(3)を作成し、かつ印刷されたグリーンシート(9)の積層時には、それぞれの第2のグリーンシートの不活性領域は、第1のグリーンシートの印刷された領域の上方に配置する、請求項3から6までのいずれか1項記載の方法。

【請求項8】

不活性の印刷されていない領域(3)はグリーンシート(9)の角部又は縁部に配置されていて、その際、焼結後に2つのコレクタ電極(6)はデバイスボディ(8)の側面でこの不活性領域(3)の領域内に設置して、全ての第1セラミック層又は第2の全てのセラミック層のそれぞれの電極(5)が一方のコレクタ電極(6)と接触している、請求項3から7のいずれか1項記載の方法。

【請求項9】

請求項1から8までのいずれか1項記載のセラミックデバイスの、SMD可能なPTC抵抗デバイスとしての使用。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、請求項1の上位概念記載のセラミックの多層デバイス及び前記デバイスの製造方法に関する。

【0002】

このようなデバイスは、例えばEP 0734031A2から公知である。これはバロブスカイト型セラミックからなるモノリスのセラミックデバイスであり、このデバイスは交互に配置され

たセラミック層及び電極層からなる多層構造を有する。ニッケル及び/又はニッケル合金をベースとする内側に配置された電極は、デバイスボディに配置されたコレクタ電極と交互に接続している。このデバイスはバリスタとして構成されている。

【0003】

キャパシタとして使用可能であるセラミックの多層デバイスは、US-3679950から公知である。このデバイスも、交互に配置されたセラミック層及び電極層を有し、この場合に電極層はデバイスボディの2つの側面に配置されたコレクタ電極と交互に接続している。この電極層は、セラミックデバイスの製造の際に、まず多孔性セラミック中間層として予め製造され、後から初めて導電性材料を含浸し、例えば硝酸銀溶液中の銀を用いて又はB1PbSnCd合金の溶融液中で含浸する。

【0004】

同様に前記の高価な方法を除いて、セラミックの多層デバイスの製造時には、通常1200~1500°Cの温度で厚いセラミックデバイスを焼結させなければならないセラミック/電極-コンビネーション法が通しているだけである。

【0005】

セラミックのサーミスタ、つまり抵抗の正の温度係数を示すデバイス、いわゆるPTCデバイスの一つとして、貴金属からなる通常使用される温度安定性電極は適していない。これはセラミックと金属電極との間にオーム性接触を形成することができない。従って、貴金属からなる(内部)電極を備えたPTCデバイスは許容できないほど高い抵抗を示してしまう。しかしながら電極材料として適している貴金属は一般に、多層デバイスの構築のために必要な焼結プロセスを克服できない。

【0006】

DE 19719174 A1からは、多層構造のセラミックのサーミスタが公知であり、これはアルミニウムを含む電極層を有している。この電極はセラミックに対してオーム性接触を形成し、1200°Cまでの温度で損傷することなしに焼結する。しかしながら、この多層サーミスタデバイスの欠点は、電極層からアルミニウムが部分的にセラミックス内へ拡散侵入し、この場合デバイス特性を中期的又は長期的に損傷するか又はデバイスが全く使用不能にしまうことにある。

【0007】

DE 196 22 690 A1からセラミックの多層デバイスが公知であり、このデバイスは結合してモノリスのデバイスボディとなる、両側に電極を備えた複数のセラミック層からなる積層体を有し、その際、この電極層はデバイスの側面に取り付けられたコレクタ電極と交互に接続して、かつその際、内部に配置された電極の材料はタングステンを有する。

【0008】

本発明の課題は、焼結に対して安定な内部電極を有しかつ長期間安定性のデバイス特性を示す、PTCセラミックを有するセラミック層を備えた多層デバイスを提供することである。

【0009】

前記の課題は、本発明の場合に、冒頭に記載した種類のセラミック多層デバイスにおいて、少なくとも内側に配置される電極の材料がタングステンを有し、かつセラミック層はPTCセラミックを有するセラミック多層デバイスにより解決される。

【0010】

本発明の有利な実施態様並びにデバイスの製造方法は、他の請求項に記載されている。

【0011】

タングステンからなるか又はタングステンを含有する電極は損傷せずにセラミックデバイスに必要な焼結プロセスを克服でき、かつその際にPTCセラミックに対して良好なオーム性接触を形成することが明らかになった。従って、本発明を用いて低抵抗のデバイスを得ることができる。焼結時に、セラミックデバイス特性に有害となり得るセラミック内へのタングステンの拡散現象は観察されない。このことは、同様にタングステンに対して良好なオーム性接触を有する電極を形成するセラミックのサーミスタの場合でも適用し、こ

の場合にこのセラミックのサーミスタはサーミスタ特性を失うことはない。同時に、タングステンは貴金属と同等の良好な導電性を示し、この導電性は純粋なタングステンに比べては銀の導電性よりほぼ3倍高いため、この電極層は、今まで公知の単金属電極層よりも薄いタングステン層で既に十分な電気的負荷能力を有する電極層を達成することができる。さらに、タングステンは廉価な電極材料であり、これは例えばパラジウム又は白金のような貴金属よりも極めて廉価であるため、本発明によるセラミック多層デバイスは、貴金属含有の電極を備えたデバイスよりも廉価に製造できる。しかしながら、本発明の本質は、タングステンの導電性にあるのではなく、良好なオーム性接触を作り出す、適当量のタングステンの存在によってのみ達成されるサーミスタ材料に対する遮断層の減少にある。

【0012】

本発明の場合にPTCデバイスとして構成されかつ従ってサーミスタセラミックから製造される素子の場合には、今まで実現化されなかった他の利点が生じる。さらに、今までには安定なセラミック多層サーミスタは公知ではなかったが、公知の(単層の)サーミスタデバイスの場合よりもより小さな形状でより高い定格電流及びより小さなデバイス抵抗を有するサーミスタを製造することができる。これは、多層デバイスの場合に電極間隔もしくはセラミック層の厚さを、内部電極を備えていない従来のサーミスタデバイスの場合よりも明らかに小さくすることができるために可能である。個々のセラミック層の厚さを薄くすることで、セラミックの比抵抗を減少させる必要がなく、主面に対して垂直方向に、つまり層厚の方向に対して垂直方向にセラミック層の電気抵抗を低減できる。全体の多層デバイスの抵抗をさらに低くすることは、個々のPTCデバイスの並列接続によって達成され、このPTCデバイスは本発明によるデバイスにおいて相互に積層されて多層デバイスになる。従って、このデバイスの高い電流負荷能力が保証される。

【0013】

一般に、セラミック多層デバイスの場合には、個々のデバイスの層厚及び底面のパラメータ及び多層デバイス中で積層された個々の層の数を変えることで、全体のデバイスの特性に適切に影響を及ぼす又は変えることができる。従って、多層デバイスは、セラミック組成を変える必要がなく、所定の外寸の場合でも広範囲にその特性を変えることができる。単層のセラミックデバイスの場合には、このデバイス特性はデバイス寸法の変更又はデバイスに使用される材料の変更によって調節することが多い。

【0014】

従って、本発明によるセラミック多層デバイスは、特にコンパクトな、機械加工可能なもしくは機械処理に適したデバイスが必要とするSMD-マウント技術で使用するために適している。これは、多層デバイスの場合に任意に可変である、それというものこのデバイス特性はこの多層デバイスとは無関係に調節できるためである。

【0015】

次に、本発明を、特にデバイスの製造方法を実施例又はそれに属する図面を用いて詳細に説明する。これらの図面は、本発明の具体的に説明するために用いられるだけで、図式的であり、寸法的に正確ではない。

【0016】

図1は電極層で覆われたセラミックグリーンシートの斜視図を示す。

【0017】

図2は本発明による多層デバイスの断面図を示す。

【0018】

図3は活性領域及び不活性領域を備えた複数のデバイスに分割可能なセラミックグリーンシートの上から見た図を示す。

【0019】

図4はセラミックグリーンシートの積層体の断面図を示す。

【0020】

セラミックグリーンシートの製造のために、セラミック出発材料を微細に粉砕し、バイン

データ材料と均質に混合した。引き続き、シート引き出し法又はシートキャスト法により所望の厚さでシートを製造した。

【0021】

図1はこのようなグリーンシート1の斜視図を表す。このグリーンシート1の表面上に、電極を予定する領域に電極ペースト2を塗布した。このために、一連の特別な厚膜技術、有利に印刷、例えばスクリーン印刷が適している。図1に示したように、少なくともグリーンシート1の縁部領域では、又はグリーンシートの角部領域では、電極ペーストで覆われていない、不活性領域3として表される表面領域が残留する。この電極は平面層として塗布するのではなく、構造化して、場合により破断したパターンとして塗布することもできる。

【0022】

この電極ペースト2は、所望の導電性を生じさせるための金属タングステン、又はタングステン化合物を有する金属粒子、場合により電極ペーストの収縮特性をセラミックに合わせるための焼結可能なセラミック粒子、及びセラミック材料の成形性もしくは基体の結合力を保証するための焼結可能な有機バインダーからなる。この場合、純粋なタングステンからなる粒子、タングステン合金からなる粒子、タングステン化合物又はタングステンと他の金属との混合粒子を使用することができる。わずかにだけ機械的負荷にさらされているセラミック多層デバイスの場合には、電極ペースト中のセラミック成分を全く含めないこともできる。タングステン成分は、さらに広範囲に変更可であり、その際、場合による焼結条件を電極ペースト組成に適合させることができる。サーミスタ材料の場合に遮断層の減少は、通常は3質量%以上(金属粒子に対して)のタングステン割合で達成される。

【0023】

引き続き被覆されたグリーンシート9を、セラミック層(グリーン)1及び電極層2とが相互に交互に配置されるように所望の数だけ相互に積層してシート積層物を製造する。後の接合工程で、電極層はさらにデバイス異なる側面で交互にコレクタ電極と接続して、個々の電極を並列に接続している。このために、第1及び第2のグリーンシートは印刷された電極層2の向きが異なるように積層され、その不活性領域3が交互に異なる間に存在する。それにより有利に一体の電極形状が選択され、その際に第1のグリーンシートと第2のグリーンシート9とはシート積層物において相互に180°回転されていることにより区別される。しかしながら、このデバイスについてより対称性が高いアウトラインを選択することもでき、その結果交互に配置されたコンタクト部を製造するために180°とは異なる角度分、例えば正方形のアウトラインを考慮する場合に90°分回転させることができる。しかしながら、第2のグリーンシート9ごとに、電極パターンが第1のグリーンシートの電極パターンに対して所定分だけ、各不活性領域3がそれぞれ隣接するグリーンシート中で電極ペーストで印刷された領域の上方に配置されるようにずらされていることも可能である。

【0024】

引き続きバインダーによってなお形状弾性のシート積層物はプレスされ、場合により所望の外形に切断される。次いでこのセラミックを焼結し、多工程プロセスは少なくともはじめてわずかな酸素量を有する雰囲気で行うことができる。このセラミックは完全に又は所望の密度にまで焼結させる最終焼結は、一般に1100~1500℃の間である。この高温焼結工程に対して酸素含有雰囲気を選択する(例えば少なくとも1ヘクトパスカルの酸素分圧を用いる)場合に、1200℃の最大焼結温度が維持される。この温度を上回ると、電極中に含まれるタングステンが酸化し、従って導電性が低下してしまう危険がある。不活性ガス(例えば最大で1パスカルの酸素分圧)で同様に焼結させる場合には、この上限温度は維持する必要はなく、この焼結温度は例えばチタン酸バリウムにとって通常の1300℃で実施することができる。しかしながら、必要な焼結温度の低減は、セラミックに対して適当な添加物の選択によって達成することもできる。

【0025】

焼結後に、個々のグリーンシート層から、個々のセラミック層4が強固に結合しているモ

ノリスのセラミックデバイスボディ8が生じる。この強固な結合は、セラミック/電極/セラミックの結合箇所についても同様である。図2は本発明による完成した多層デバイス8の断面図を示す。デバイスボディ中でセラミック層4と電極層5とは相互に交互に配置されている。デバイスボディの2つの相互に反対の側に、コレクタ電極6、6'が作成され、このコレクタ電極はそれぞれ第2の電極層5と電気的に接続している。このために、まず例えば無電解メッキによりセラミック上に銀からなる金属被覆を作成することができる。これを引き続き、電気メッキにより例えばAg/Ni/Snの層順序で設置することにより強化することができる。それにより白金上でのハンタ付け適性が改善される。しかしながら、金属被覆もしくはコレクタ電極6、6'の作成の他の方法も通じている。

【0026】

図2に示したデバイス8は2つの主表面上に遮断層としてセラミック層を有する。このために、例えば最上層として、焼結の前に、印刷されていないグリーンシート1が積層物に取り付けることができるため、この積層物は電極層2で終わっていない。機械的に特に負荷のかかるセラミックデバイスのために、積層物中の最上の及び最下のセラミック層は、積層物中の他のセラミック層4よりも厚く構成することもできる。このために、シート積層物の積層時に最下層及び最上層として、電極層を備えていない複数の印刷していないグリーンシート1を取り付け、残りのグリーンシートと一緒にプレスしかつて焼結することができる。

【0027】

図3は、電極パターン2が印刷されたグリーンシートを示し、このグリーンシートはそれぞれより小さな底面を有する複数のデバイスに分割することができる。電極ペーストを印刷していない不活性領域3は、積層物中で接触のために電極を適当に交互にずらして第1の及び第2のグリーンシートを交互に積層することにより調節して配置される。これは、第1のグリーンシートと第2のグリーンシートとがそれぞれ交互に例えば180°回転させられる場合には、又は一般に第1のグリーンシートと第2のグリーンシートとが相互にずらされた電極パターンを有する場合に達成することができる。この切断線7は破線で示されていて、この線に沿ってグリーンシートもしくはこのグリーンシートから製造した積層物が個々の部材に切り分けられる。しかしながら、切り分けのためのこの切断を電極層が切り分けられる必要がないように行う電極パターンも可能である。しかしながら第2の電極層ごとに積層物縁部から接続可能である。場合により、接触する電極層を露出させるために積層物は切り分け及び焼結の後に、コレクタ電極6、6'を設ける前に研磨される。

【0028】

図4はこのように製造された積層物の断面図を示す。切断線7に沿って積層体を切り分ける際に、電極4の所望のずれを有するデバイスが生じることが解る。このような複数のデバイスアウトラインを有するシート積層物を、所望のデバイス底面の個々の積層体に切り分けることは、有利にシート積層体のプレス後に、例えば切断又は打ち抜きによって行われる。引き続きこのシート積層物を焼結する。しかしながら、デバイスの複数のアウトラインを含むシート積層物をまず焼結し、引き続き焼結が終わったセラミックの切断により個々のデバイスに切り分けることも可能である。最終的に、コレクタ電極6が設けられる。

【0029】

サーミスタ(PTC-デバイス)として使用することができる本発明による多層デバイスは、一般組成(Ba, Ca, Sr, Pb)TiO₃のチタン酸バリウムセラミックからなり、ドナー及び/又はアクセプタ、例えばマンガン及びビトリウムがドーパされている。

【0030】

このデバイスは、セラミック層に所属する電極層(少なくとも2つの内部に配置された電極層)と共に例えば5〜20層のセラミック層を有する。このセラミック層は通常それぞれ30〜200µmの厚さを有する。しかしながら、このセラミック層はより厚いか又はより薄い層厚を有していてもよい。

【0031】

本発明による多層構造のサージスタデバイスの外寸は可変であるが、SMDで作業可能なデバイスにとって通常の数ミリメートルの範囲内にある。適当なサイズはキャパシタから公知の形状タイプ2220である。しかしながらこのサージスタデバイスはなお小さくてもよい。

【0032】

電極材料の選択以外は公知のセラミック多層デバイスの製造方法は、この実施例を用いて例示的に示しただけである。従って、本発明はこの実施例に限定されることなく、所望のように多くのパラメータのバリエーションにより変更することができる。

【0033】

本発明により小さな形状を有しかつ低い抵抗を示す安定な多層デバイスとして初めて得ることができる前記のサージスタデバイスにとって、本発明は特に有利である。しかしながら、本発明により他のセラミック多層デバイス、例えばキャパシタ、半導体又はバリスタを製造することもできる。

【図面の簡単な説明】

【0034】

【図1】電極層で覆われたセラミックグリーンシートの斜視図

【図2】本発明による多層デバイスの断面図

【図3】活性領域及び不活性領域を備えた複数のデバイスに分割可能なセラミックグリーンシートの上から見た図

【図4】セラミックグリーンシートの積層体の断面図

【国際公開パンフレット】